

# IMPLEMENTACIÓN DE FILTROS DIGITALES TIPO FIR EN FPGA'S CON COEFICIENTES RECONFIGURABLES ON-LINE

Linda J. Arcos Pantoja<sup>1</sup>

Juan Manuel Calderón Chávez<sup>2</sup>

## Resumen

En este artículo se hace la descripción del diseño de un filtro digital tipo FIR de 64 coeficientes y ocho bits de ancho de datos, que presenta características de reconfiguración de coeficientes sin necesidad de reiniciar el sistema. Posee ocho velocidades de muestreo para su funcionamiento, que pueden ser determinadas por el usuario desde el hardware.

Este sistema ha sido implementado en un FPGA (SPARTAN 10XL) y posee un software que realiza el cálculo de los coeficientes del filtro y la reconfiguración del hardware.

## Palabras claves

Filtros digitales, Tratamiento digital de señales, FPGA, VHDL, FIR.

## Abstract

In this paper, a FIR digital filter is described in hardware (VHDL) with 64 taps and wide word of 8 bits. This filter has the characteristic of reconfigurate coefficients (on-line) without the necessity of restarting the system. The filter has eight different velocities of sampling, and they could be *determinated* for the user from the hardware.

This filter has been implemented in a FPGA (SPARTAN 10XL), and also it has a software, which calculates the filter coefficients and the hardware reconfiguration.

## Index terms

Digital filter, Digital signal processing, FPGA, VHDL, FIR.

---

<sup>1</sup> Linda J. Arcos Pantoja. Ingeniera Electrónica de la Universidad Santo Tomás, Bogotá. Cursos realizados: Curso de inteligencia computacional, teoría y aplicaciones, Universidad Nacional de Colombia, Bogotá, octubre de 2002.

<sup>2</sup> J. M. Calderón Chávez. Ingeniero Electrónico de la Universidad Santo Tomás, Bogotá. Cursos realizados: Diseño digital y lenguajes de descripción de hardware, IEEE, Universidad Santo Tomás, Bogotá, octubre 2000-enero 2001. Curso de inteligencia computacional, teoría y aplicaciones, Universidad Nacional de Colombia, octubre de 2002, Bogotá.

## I. Introducción

En el transcurso de las últimas décadas se han presentado grandes avances en el diseño computacional, dando prioridad a factores como la velocidad y la eficiencia. Estos factores han beneficiado diferentes áreas como: el tratamiento, el almacenamiento, el estudio y la transmisión de información en forma digital. Por esta razón, el tratamiento digital de señales se ha convertido, hoy por hoy, en una de las herramientas más utilizadas para dar solución a un porcentaje considerable de problemas en la ingeniería.

El procesamiento digital de señales es una herramienta muy útil en casos como la estimación de parámetros y las características de sistemas y señales, eliminación o reducción de ruido e interferencias y la transformación de la respuesta espectral de señales, entre otros. Su utilidad repercute en aplicaciones como el estudio de señales biomédicas para el diagnóstico de enfermedades, la compresión de información para la transmisión de datos y el procesamiento de audio y video; ejemplos de algunas de las aplicaciones más comunes que se encuentran hoy en día.

De lo anteriormente expuesto se logra vislumbrar parte de la importancia de los filtros digitales, al ser éstos una de las herramientas más utilizadas en el tratamiento digital de señales, para dar solución a un sin fin de problemas del acontecer diario.

## II. Antecedentes

Como ya se mencionó en líneas anteriores, es gracias al avance de los computadores modernos que el tratamiento digital de señales se ha expandido y se ha hecho cada vez más fuerte. Han contribuido con su velocidad al montaje de algoritmos de procesamiento para lograr entregar respuestas casi instantáneas, siempre dentro de los límites exigidos por el desarrollo en las diferentes aplicaciones en que han sido utilizadas.

Los computadores no sólo han influido en el montaje de algoritmos, además se han convertido en una herra-

mienta fundamental para los diseñadores, ya que gracias a éstos se ha conseguido elaborar mejores y variados algoritmos para el diseño de filtros y herramientas de proceso.

El diseño de filtros se ha apoyado en los dispositivos lógicos programables, los cuales han jugado un papel muy importante en el montaje de los filtros digitales, puesto que gracias a ellos se ha logrado un adecuado funcionamiento en tiempo real. El FPGA es uno de estos dispositivos, que posee la cualidad de la re-configuración, lo que permite realizar cambios en la arquitectura sin necesidad de producir variaciones en el montaje o en el software que se está operando.

Este dispositivo está compuesto por CLB's (Bloques Lógicos Configurables), IOB's (Bloques de Entrada y Salida), y PSM's (Matrices de Switcheo Programable).

En cada CLB hay unidades denominadas LUT's, que poseen Flip-Flops tipo D, los cuales permiten la implementación de circuitos lógicos combinacionales sin necesidad de matrices de AND y OR (para el montaje de la lógica secuencial).

Los IOB's determinan la configuración de los puertos, ya sea como salida, entrada o de forma bidireccional. Por último el PSM se encarga de la comunicación entre cada una de las estructuras anteriormente mencionadas. Esta y otras razones hacen posible el montaje de sistemas digitales complejos.

## III. Marco teórico

### A. Filtro digital

#### 1. Concepto

Un filtro es un sistema encargado de alterar el contenido de la información espectral de una señal de entrada  $X(t)$ , produciendo una señal de salida  $Y(t)$ .

Básicamente un filtro digital se comporta de igual manera que uno análogo. Los filtros análogos son implementados mediante la utilización de circuitos elec-

trónicos activos o pasivos y operan sobre formas de onda continuas.

Los filtros digitales, por otra parte, son implementados mediante la utilización de circuitos lógicos o sobre programas computacionales. Estos filtros operan sobre una secuencia de números que son obtenidos al hacer un muestreo de ondas continuas.

Los filtros digitales gozan hoy en día de una gran popularidad y un extendido uso gracias a la facilidad que se presenta al ser posible montar estos diseños en los computadores modernos o al poder ser diseñados e implementados en circuitos lógicos programables como el FPGA y CPLD.

## 2. Ventajas de los filtros digitales

Al comparar los filtros digitales con los análogos se encuentran ventajas tales como:

- Un filtro digital es altamente inmune al ruido, gracias a la forma en que se implementa (software o circuito digital).
- La precisión de este filtro depende exclusivamente del error de redondeo, el cual es determinado directamente por el número de bits que escoge el diseñador para representar las variables en el filtro.
- Es muy fácil y barato cambiar las características de operación del filtro, esto a diferencia de los filtros análogos, donde se requiere toda una reestructuración del hardware.
- A diferencia de un filtro análogo, su desempeño no se encuentra dado en función de la precisión o el deterioro de sus componentes, de las variaciones de la temperatura o de las variaciones de la fuente.

## 3. Caracterización de los filtros digitales

Esta clase de sistemas se encuentran caracterizados por una ecuación lineal en diferencias con coeficientes constantes, como se muestra en la ecuación 1.

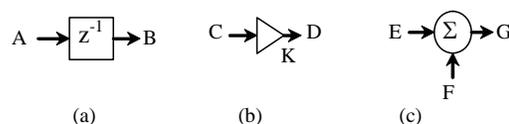
$$y(n) = -\sum_{k=1}^N a_k y(n-k) + \sum_{k=0}^M b_k x(n-k) \quad (1)$$

Estos sistemas, mediante la transformada Z se pueden caracterizar como una función de transferencia racional (2), así:

$$H(z) = \frac{\sum_{k=0}^M b_k z^{-k}}{1 + \sum_{k=1}^N a_k z^{-k}} \quad (2)$$

Al observar las ecuaciones anteriores se puede apreciar que los polos y los ceros del sistema se encuentran dados por los  $\{b_k\}$  y  $\{a_k\}$ . Los determinan las características de la respuesta en frecuencia del sistema.

Gracias a las ecuaciones anteriores es posible construir un diagrama de bloques conformado por elementos de retardo, multiplicadores y sumadores (Figura 1).



**Figura 1.** Operadores de un filtro digital. (a) Retardo de un tiempo de reloj. (b) Multiplicación por una constante. (c) Suma de dos números.

Este diagrama de bloques tiene diferentes aplicaciones, ya que puede ser plenamente utilizado para el diseño de un software que rueda sobre un ordenador digital o puede ser base en la configuración de un hardware que sirva para la implementación de dicho sistema.

#### 4. Factores de implementación

La implementación de estos filtros está determinada por algunos factores que ayudan a la calificación de dichos sistemas, tales como: complejidad computacional, requisitos de memoria y longitud de palabra.

*Complejidad computacional:* está determinada por el número de operaciones aritméticas necesarias para el cálculo de la salida, como sumas, multiplicaciones y divisiones.

*Requisitos de memoria:* hacen referencia a la cantidad de posiciones de memoria que son necesarias para almacenar elementos, tales como los coeficientes del sistema, entradas retrasadas, salidas retrasadas y algunos valores internos necesarios para el cálculo de la salida.

*Longitud de palabra:* se refiere a un efecto de precisión que se encuentra dado por la cuantificación, tanto de los coeficientes del filtro como de la señal de entrada. Este elemento se hace presente en filtros implementados en hardware y en software.

$$y(n) = \sum_{k=0}^{M-1} b_k x(n-k)$$

Las operaciones realizadas deben ser redondeadas o truncadas para poder ajustarse a las restricciones de operación del ordenador, en el caso del software, o a las características definidas por el diseñador del hardware digital.

#### 5. Tipos de filtros

Existen dos tipos básicos de filtros digitales: no recursivos y recursivos.

Para los filtros no recursivos la función de transferencia contiene un número finito de elementos, cuya ecuación en diferencias es:

(3)

Y su equivalente en función de transferencia es:

$$H(z) = \sum_{k=0}^{M-1} b_k z^{-k} \quad (4)$$

Esta clase de sistemas se caracteriza por no poseer realimentaciones, de lo cual se observa que la salida se encuentra dada en función de la entrada y de sus respectivos retrasos.

Para los filtros recursivos la ecuación en diferencias se encuentra expresada en función de dos formas polinomiales:

$$y(n) = -\sum_{k=1}^N a_k y(n-k) + \sum_{k=0}^M b_k x(n-k) \quad (5)$$

Esta ecuación nos lleva a encontrar una función de transferencia de la forma:

$$H(z) = \frac{\sum_{k=0}^M a_k z^{-k}}{1 - \sum_{k=1}^N b_k z^{-k}} = \frac{a_0 + a_1 z^{-1} + a_2 z^{-2} + \dots + a_n z^{-n}}{1 - b_1 z^{-1} + b_2 z^{-2} + \dots + b_n z^{-n}} \quad (6)$$

A los primeros pertenecen los filtros tipo FIR, caracterizados por no poseer realimentación, y a los segundos los filtros tipo IIR, en donde la salida se encuentra dada en función de la entrada y de las salidas en instantes previos.

### B. Filtro FIR

#### 1. Concepto

Este filtro es de tipo no-recursivo y presenta una respuesta finita al impulso, es decir, se encuentra limitado por el número de términos, lo opuesto al filtro de impulso infinito (IIR) caracterizado por producir un número infinito de términos de salida al aplicarse un impulso unitario en su entrada.

La salida de este filtro depende únicamente del presente y pasado de las entradas. Esta característica es de vital importancia para el diseño e implementación de esta clase de filtros.

## 2. Características de los filtros FIR

Algunas de las características más importantes que presentan los filtros tipo FIR son:

**Respuesta finita al impulso:** la respuesta finita al impulso significa que el efecto de transiente o condiciones iniciales en la salida del filtro eventualmente desaparecen.

Este filtro se simplifica a un arreglo entre los coeficientes del filtro y los retardos de la entrada del mismo.

La ecuación en diferencias que representa este tipo de filtro es:

$$y(nT) = \sum_{k=0}^N b_k x(nT - kT) \quad (7)$$

La función de transferencia se encuentra dada por:

$$H(z) = b_0 + b_1 z^{-1} + b_2 z^{-2} + \dots + b_n z^{-n} \quad (8)$$

Y el diagrama de bloques se muestra en la figura 2.

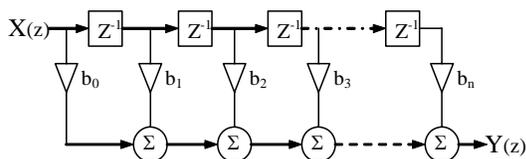


Figura 2. Diagrama de bloques de un Filtro FIR.

**Fase lineal:** en muchas de las aplicaciones del procesamiento digital de señales es de suma importancia preservar algunas de las características de la señal de entrada a través de la operación de filtrado. Un filtro con fase lineal como éste presenta tan sólo un tiempo de retardo en la respuesta de fase y, por tanto, la distorsión de fase se hace mínima.

**Estabilidad:** al ser un filtro no-recursivo no presenta realimentación y por esta razón no posee polos, excepto el que se coloca en  $Z = 0$ , por lo tanto no hay posibilidad que exista un polo por fuera del círculo unitario. Lo cual significa que es inherentemente estable.

**Longitud de palabra finita:** cuando los valores de los coeficientes para un filtro son calculados, la implementación digital puede sólo ser aproximada a algunos valores deseados.

Las limitaciones dadas por el almacenamiento digital de términos son determinadas por la dimensión finita del registro.

**Facilidad de diseño:** todas las propiedades anteriormente mencionadas, contribuyen a un proceso de diseño de filtros FIR realmente sencillo. Existen muchas formas directas de diseño de filtros tipo FIR cuando se conoce la respuesta en frecuencia y fase deseada; hay métodos que utilizan diferentes tipos de aritmética, tales como la distribuida o la on-line, pero además de estos métodos también existen implementaciones clásicas como la que se muestra en el presente artículo.

## IV. Características del sistema implementado

El sistema que se desarrolló permite la implementación de filtros digitales tipo FIR sobre un FPGA, en este caso un SPARTAN 10 XL[2], que a su vez hace parte de un proyecto de mayor envergadura denominado EVA-01.

Las características de este filtro se encuentran especificadas en la tabla 1.

Para lograr el correcto funcionamiento de este proyecto se desarrollaron dos partes principales para cumplir con este cometido:

- Interfase gráfica (software) de diseño y configuración del hardware.
- Tarjeta de desarrollo EVA-01 (hardware), en donde es implementado físicamente el filtro.

Tipo de filtro	Cantidad de coeficientes	Longitud de palabra	Anchos de banda de trabajo	
FIR	3 – 64	8 bits	77.8 KHz	39 KHz
			19.5 KHz	9.7 KHz
			4.8 KHz	1.2 KHz
			600 Hz	150 Hz.

Tabla 1. Características del filtro.

## A. Interfase gráfica

Se creó una herramienta de software que se encarga de brindar una conexión sencilla y amable entre el usuario del filtro y el hardware.

La interfase se encuentra desarrollada sobre Matlab 6.0 y al inicio presenta 3 posibilidades de filtros tipo FIR para escoger con cuál se desea trabajar:

- Filtro con coeficientes estáticos.
- Filtro con coeficientes dinámicos.
- Filtro adaptativo.

Para efectos de este artículo sólo se trabaja con la opción de filtro con coeficientes dinámicos.

Esta sección escogida presenta dos bloques principales así:

- Diseño del filtro: esta es la primera sección, le permite al usuario manejar las especificaciones del filtro tales como:
  - Cantidad de coeficientes.
  - Ancho de banda.
  - Atenuación y ganancia del filtro para diferentes frecuencias, como se muestra en la figura 3.

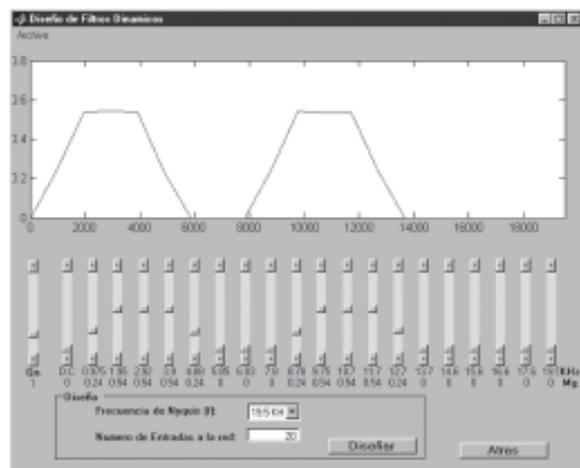


Figura 3. Interfase para el diseño de los filtros.

Una vez se han escogido los diferentes parámetros del filtro, tanto para su arquitectura como para su funcionamiento, se procede a diseñar dicho filtro. Proceso que se lleva a cabo mediante la utilización del algoritmo de Remez.

- Verificación e implementación: se realizan una vez que se han determinado las especificaciones del filtro y se ha diseñado. Se observa una nueva ventana (figura 4), la cual muestra la respuesta en frecuencia del filtro. En esta ventana se presentan tres respuestas espectrales diferentes así:
  - La deseada por el usuario.
  - La lograda por el algoritmo de Remez.

- La obtenida luego de redondear los valores de los coeficientes a los valores permitidos por la resolución de 8 bits.

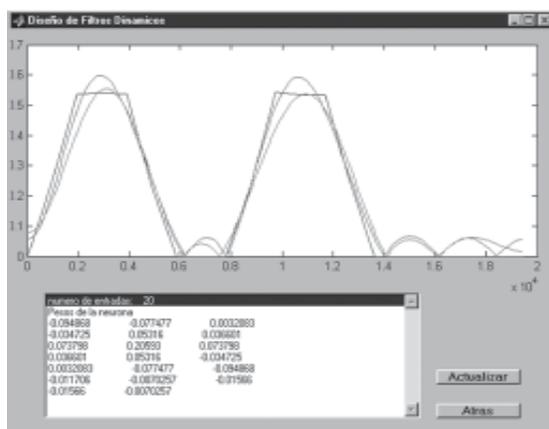


Figura 4. Ventana de verificación e implementación del filtro.

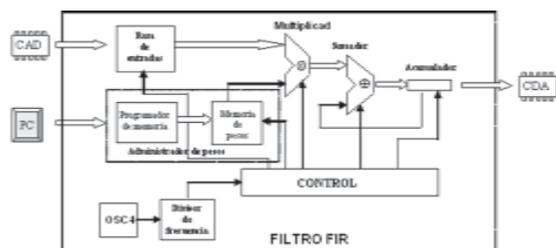


Figura 5. Diagrama de bloques del filtro FIR.

Una vez diseñado, y verificada la respuesta en frecuencia del filtro, estas características pueden ser transmitidas al hardware desde el PC sin necesidad de reiniciar el sistema; es posible reconfigurar los coeficientes al mismo tiempo, mientras el filtro se encuentra en pleno funcionamiento (on-line), gracias a que dentro del FPGA se encuentra implementada una memoria de acceso dual.

## B. Hardware

Para implementar el hardware, se utilizó un FPGA, un conversor análogo-digital y uno digital-análogo respectivamente, para adquirir las señales análogas y entregarlas de la misma forma al medio.

De lo anterior se puede deducir que lo fundamental en el montaje de un filtro digital es la descripción del hardware (VHDL) que se realice, para así poder implementarlo sobre un dispositivo lógico programable como el FPGA SPARTAN 10XL, de la familia Xilinx, utilizado para éste propósito.

## C. Etapas del diseño

El diseño se realizó en forma jerárquica, de tal manera que se dividió en diferentes etapas, tal como se muestra en la figura 5.

Antes de iniciar el estudio de cada una de estas entidades es conveniente tener en cuenta algunos aspectos del funcionamiento que presenta este diseño:

- El filtro presenta un máximo de 64 coeficientes, lo que implica la utilización de una memoria de pesos y otra de entradas con estas especificaciones
- El ancho de palabra es de 8 bits, lo que obliga a las memorias, al sumador y al acumulador a trabajar con esta especificación.
- Debido a que el ancho de palabra es de 8 bits, se toma como mínimo intervalo  $1/128$ , de tal forma que el formato varía desde 0.996 hasta  $-1$ . De esta forma se logra reducir el problema de truncamiento que se experimenta cuando se trabaja con números de formato entero.
- Para el reloj del sistema se utilizó el oscilador interno del FPGA, que es de 8 Mhz, al que se le acondiciona un contador para poder dividir la frecuencia y así obtener diferentes posibilidades en el ancho de banda del filtro, como: 77.8 KHz, 39 KHz, 19.5 KHz, 9.7 KHz, 4.8 KHz, 1.2Hz, 600Hz y 150Hz. Estas frecuencias son seleccionadas por el usuario desde el exterior de la arquitectura.
- La arquitectura presenta una etapa que se encarga de comunicarse con el software y, de esta forma, mediante una interfase de puerto paralelo al PC, se adquieren los nuevos coeficientes para lograr la

reconfiguración del filtro sin necesidad de reiniciar el sistema.

**Ram de entradas:** este componente es el encargado de recibir los datos que provienen del CAD y colocarlos en la posición de memoria siguiendo las indicaciones de la unidad de control.

Por otro lado, ésta se ocupa de transformar el dato de entrada a formato de signo magnitud fraccional, normalizado entre 1 y -1, este proceso con el fin de facilitar el trabajo del multiplicador.

**Administrador de pesos:** tiene como función principal recibir los valores de los pesos provenientes del computador, administrar la comunicación con el PC, almacenar los valores de los pesos en memoria y posteriormente entregarlos al multiplicador, para que sean procesados junto con el dato de la entrada correspondiente.

Para lograr este cometido la entidad se encuentra dividida en dos componentes más:

- **Programador de la memoria:** es el encargado de la comunicación con el PC y de recibir los datos para luego hacer todo el manejo pertinente en la programación de la memoria.
- **Memoria de pesos:** Esta memoria es de acceso dual, lo cual permite que sea grabada mientras se encuentra entregando los datos al multiplicador, sin necesidad de que un proceso sea interrumpido por otro. La memoria es de 64X8 bits, lo que le permite trabajar con un número máximo de 64 coeficientes. Los datos que son entregados por el PC también se encuentran en formato de signo magnitud fraccional y normalizados entre 1 y -1, lo que facilita el trabajo en la etapa de multiplicación.

**Multiplicador:** se encarga de recibir los datos de la memoria de entradas y la de pesos para realizar la multiplicación entre los dos valores y entregar el resultado al sumador en formato de complemento base dos

fraccional. Este multiplicador se encuentra construido de forma combinacional en su totalidad.

**Sumador acumulador:** se ocupa de recibir los datos entregados por el multiplicador y, por orden de la etapa de control, realiza la suma de cada uno de los productos entre los coeficientes y las entradas. Dicha suma es guardada en un acumulador en cada paso, para finalmente ser entregada al CDA en formato entero.

**Control:** aquí se presenta como objetivo único la sincronización de las demás entidades. Para esto se construyó una máquina de estados que se encarga de controlar el proceso de los datos desde la adquisición de las entradas, el almacenamiento en memoria, el proceso de multiplicación, suma y acumulación, para finalmente entregar el resultado al CAD.

El único proceso en el que no toma parte es en el de comunicación al PC y almacenamiento en memoria de los pesos, el cual se realiza sin comunicación alguna con esta entidad. Esta característica es la que permite que los coeficientes sean alterados sin interrumpir el ritmo de procesamiento de la información.

**Filtro FIR:** esta es la arquitectura general y es la encargada de unir todo el resto de entidades, tomándolas como componentes y realizando la interconexión entre cada una de ellas. Además se ocupa de unir el OSC4 (oscilador interno del FPGA) con el resto del diseño, mediante un contador que hace las veces de divisor de frecuencia, para así variar la frecuencia del reloj que alimenta la etapa de control y de esta forma poder ofrecer diferentes velocidades de procesamiento y a su vez variar el ancho de banda en el manejo del filtro.

## V. Conclusiones

Luego de realizar un estudio sobre las principales características de los filtros digitales, en especial las del tipo FIR, y de realizar su descripción en hardware para un FPGA, es importante observar algunas características que se pueden tomar de este trabajo:

- Los filtros digitales presentan un buen número de ventajas sobre los filtros análogos, tales como: alta inmunidad al ruido, precisión, fácil reconfiguración de sus características y un desempeño independiente de la precisión o deterioro de sus componentes.
- Las características del filtro son excepcionales, sobre todo cuando se desea una respuesta en frecuencias con pendientes muy elevadas o un filtrado bastante selectivo.
- La utilización del FPGA para la implementación de filtros digitales genera ventajas tales como:

Se logra obtener una velocidad de muestreo mayor en comparación con la obtenida en los implementados en software.

Al implementar el filtro con este dispositivo, sólo se hace necesaria la utilización de un conversor análogo-digital y uno digital-análogo.

La capacidad de reconfiguración y la posibilidad de utilizar memorias de acceso dual ayudan a cambiar las características del sistema sin tener que reiniciarlo.

- Por último, es útil observar que la utilización de un adecuado formato en la caracterización de las en-

tradas y de los coeficientes ayuda a que el sistema trabaje eficientemente.

## Bibliografía

Willis J. Tompkins. *Biomedical digital signal procesing*. Prentice Hall, may, 1993.

Xilinx *The progamable logic databook*. DS060, marzo 2 de 2000.

J. G., Proakis, Dimitris G. Manolakis. *Tratamiento digital de señales*. Prentice Hall, 1997.

Samuel Stearms, Ruth A. David. *Signal procesing algoritms*". Prentice Hall, 1997.

*Binary numbering systems*. Altera Corporation, 1997

R. W. Hamming. *Digital filters*. Prentice Hall, 1989.

*Using select-RAM memory in XC4000 series FPGA's*". Xilinx aplicacion note, july 7, 1996.

*A CPLD VHDL introduction*. Xilinx aplicacion note, january 12, 1998.

*Digital signal processing toolbox*. The MathWorks Inc., 1992-2001.